

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 56-039606

(43)Date of publication of application : 15.04.1981

(51)Int.Cl.

H03F 3/217
H03F 1/30

(21)Application number : 54-115511

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 07.09.1979

(72)Inventor : SANO SHINYA

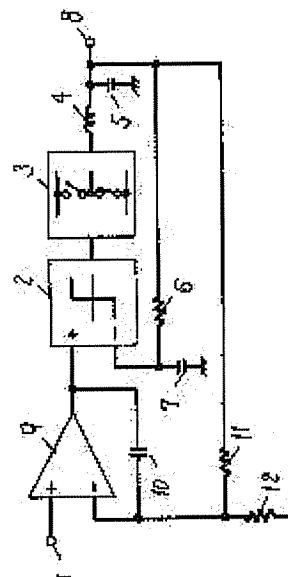
(54) SELF-EXCITED TYPE D-CLASS AMPLIFIER

(57)Abstract:

PURPOSE: To suppress an influence of fluctuations of an electric power source voltage as to a self-excited D-class amplifier, by making oscillation conditions unchangeable even when load states change by separating a feedback system path, determining an oscillation frequency, from the determining the whole frequency characteristics.

CONSTITUTION: By way of the integrating circuit consisting of operational amplifier 9 and capacitor 10, an input signal from input terminal 1 is sent to comparator 2, the output of which is supplied to LPF consisting of coil 4 and capacitor 5 through switching circuit 3. Then, its output is fed back to the other-side input of comparato 2 by way of the 1st feedback circuits 6 and 7 composed of resistor 6 and capacitor 7 and also to integrators 9 and 10 by way of the 2nd feedback circuit composed of resistors 11 and 12.

Consequently, frequency response characteristics are flat in the low-frequency range and rise suddenly nearly at the oscillation frequency to make oscillation conditions unchangeable according to the load state, so that an influence of fluctuations of the electric power source voltage can be suppressed.



⑬ 日本国特許庁 (JP)

⑭ 特許出願公開

⑫ 公開特許公報 (A)

昭56—39606

⑮ Int. Cl.³
H 03 F 3/217
1/30

識別記号

庁内整理番号
7827—5 J
7827—5 J

⑯ 公開 昭和56年(1981)4月15日

発明の数 2
審査請求 未請求

(全 5 頁)

⑭ 自動式D級増幅器

門真市大字門真1006番地松下電
器産業株式会社内

⑰ 特 願 昭54—115511

⑰ 出 願 人 松下電器産業株式会社

⑱ 出 願 昭54(1979)9月7日

門真市大字門真1006番地

⑲ 発 明 者 佐野信哉

⑲ 代 理 人 弁理士 中尾敏男 外1名

明 細 書

1、発明の名称

自動式D級増幅器

2、特許請求の範囲

- (1) 積分回路と、上記積分回路出力を入力とする比較器と、上記比較器出力で駆動されるスイッチング回路と、上記スイッチング回路の出力側に接続された、インダクタを含むローパスフィルタとで構成され、上記ローパスフィルタ出力から、上記比較器入力へ第1の帰還回路を介して帰還を掛けると共に、上記ローパスフィルタ出力から、上記積分回路入力へ第2の帰還回路を介して帰還を掛けたことを特徴とする、自動式D級増幅器。
- (2) 特許請求の範囲第1項において、主として第1の帰還回路によって発振周波数を決定し、主として第2の帰還回路によって周波数特性を決定するようにしたことを特徴とする自動式D級増幅器。
- (3) 特許請求の範囲第1項において、ローパスフィルタが、1個のインダクタと1個のコンデンサとで構成され、さらに、第1の帰還回路が、少く

とも1個の極を持つ遅延回路を含むことを特徴とする自動式D級増幅器。

(4) 特許請求の範囲第1項において、積分回路の出力振幅の制限により、発振周波数の変動が制限されるようにしたことを特徴とする自動式D級増幅器。

(5) 積分回路と、上記積分回路出力を入力とする比較器と、上記比較器出力で駆動されるスイッチング回路と、上記スイッチング回路の出力側に接続されたインダクタを含むローパスフィルタとで構成され、上記スイッチング回路出力から第1の帰還回路を介して上記比較器入力へ帰還を掛けると共に、上記ローパスフィルタ出力から、上記積分回路入力へ第2の帰還回路を介して帰還を掛けたことを特徴とする自動式D級増幅器。

(6) 特許請求の範囲第5項において、第1の帰還回路が、少くとも3個の極を持つ遅延回路で構成されたことを特徴とする自動式D級増幅器。

(7) 特許請求の範囲第5項において、主として第1の帰還回路によって発振周波数を決定し、主と

3ページ

して第2の帰還回路によって周波数特性を決定するようにしたことを特徴とする自動式D級増幅器。

(d) 特許請求の範囲第5項において、遅延回路の極の1つの周波数、および積分回路のゼロ点または第2の帰還回路中に設けられたゼロ点の周波数を、ローパスフィルタのカットオフ周波数付近に設定したことを特徴とする自動式D級増幅器。

(e) 特許請求の範囲第5項において、積分回路の出力振幅の制限により、発振周波数の変動が制限されるようにしたことを特徴とする自動式D級増幅器。

3、発明の詳細な説明

本発明は、自動式D級増幅器に関し、大量の負帰還を安定に掛けることにより、電源電圧の変動による影響を抑圧し歪特性および周波数特性を改善すると共に、負荷条件や、出力レベルによる発振周波数の変動を抑えることを目的とする。

第1図に、最も基本的な自動式D級増幅器の従来例を示す。

第1図において、1は入力端、2は比較器、3

5ページ

はスイッチング回路、4、5はローパスフィルタを構成するインダクタおよびコンデンサ、6、7は遅延回路を構成する抵抗およびコンデンサ、8は出力端である。

はスイッチング回路、4、5はローパスフィルタを構成するインダクタおよびコンデンサ、6、7は遅延回路を構成する抵抗およびコンデンサ、8は出力端である。

つぎに、第1図に示す自動式D級増幅器の動作原理を説明する。

第1図のD級増幅器のオープンループの位相特性を第2図のa、bに示す。aは出力端8に負荷を接続した場合、bは出力端8を開放にした場合である。

比較器2と、スイッチング回路3を含めた利得は、十分大きな任意の値を取りうる。したがってオープンループの位相が -180° となる周波数 f_0 でこの増幅器は発振を行っている。

スイッチング回路3の出力における発振波形は方形波であるが、それがローパスフィルタ4、5および遅延回路6、7を通過し、比較器の負入力端に加わる時には、正弦波に近い波形になり、入力信号と比較される。

入力信号がゼロの時は方形波のデューティサイ

6ページ

クルは50%となり、ローパスフィルタ4、5の出力の直流レベルもゼロになっている。

つぎに、入力端1に、第3図に示すような信号が加えられると、スイッチング回路3の出力波形はdのようにデューティサイクルが変化し、その結果、ローパスフィルタ4、5の出力の平均レベルが変化し、それが遅延回路6、7を通して、リップル成分と共に、eに示す波形で帰還され、入力信号と比較される。このリップル成分はかなり小さいため、波形eの平均値、すなわちローパスフィルタ4、5の出力平均値は、ほぼ入力信号に追従して変化し、その結果D級増幅が行われる。

ところで、D級増幅器の一般的な性質として、帰還がない場合は、D級増幅器の利得は電源電圧に比例する。したがって、電源電圧が変動した場合、それによって出力信号が振幅変調を受ける。また、正負の電源電圧が非対称に変動した場合には、そのアンバランス分が出力信号に重畳される。例えば、電源として、交流電圧をトランスを介して整流したものを使用する場合、トランスの巻線

のわずかなアンバランスによって、整流後の正負電源電圧に多少アンバランス分が残るのが普通である。このような場合には、増幅器出力にそのアンバランス成分が現れ、例えばスピーカを駆動するような場合には、ハム音が出て来る。

このような問題点に対し、第1図に示すような自動式D級増幅器では帰還が掛っているため、かなり改善される。

ところで、第3図からわかるように、入力信号dと帰還信号eの平均値との誤差成分によって、方形波がパルス幅変調され、増幅が行われるのである。そのため、この誤差成分は原理的に必要なものである。そして、この誤差成分があるということは、帰還量が有限であり、そのため、第1図に示すD級増幅器では電源電圧の変動による影響を十分には抑え切れないという問題が残っている。

本発明はこのような問題を解決する自動式D級増幅器を提供するものである。

第4図に本発明の第1の実施例を示す。第4図において、1～8は第1図の同番号のものに対応

しており、9、10は積分器を構成する演算増幅器およびコンデンサ、11、12は全体の帰還回路を構成する抵抗である。

第4図において、1～7の部分は第1図と全く同じものである。そしてこの部分の周波数特性は、第5図gに示すように、低域では平坦で、共振周波数付近で急激に立上るような特性になる。

また、積分回路9、10と帰還回路11、12を含めた周波数特性は、第5図hのようになる。

したがって、第4図の実施例のオープンループの周波数特性は、第5図iに示すようになる。この特性iは、利得が1となる周波数 f_1 付近の傾斜がほぼ $-6\text{dB}/\text{oct}$ となっているため、クロズドループにした場合、非常に安定に帰還を掛けることができる。

第5図からもわかるように、第4図の実施例では、低域で大量の帰還を掛けることができるため、特に低い周波数成分を多く含む電源電圧の変動による影響を十分に抑えることができる。さらに、大抵の帰還によって、2～7の部分で発生する歪

み成分についても、十分抑えることができるといふ効果がある。

ところで、ローパスフィルタ4、5の位相特性は、第2図a、bに示すように、負荷の有無によって大きく変化する。特に負荷が開放になっている場合の位相特性bは、 -180° のラインに対し広い周波数に亘って接するような形になっているため、共振周波数 f_0 が決まりにくく、非常に不安定になるという問題があった。これは第4図の実施例の場合でも同様である。

そこで、共振周波数を決める帰還系路と、全体の周波数特性を決める帰還系路とを分離することにより、負荷状態によって共振条件が変動しないようにした、本発明の第2の実施例を第6図に示す。

第6図において、1～12は第4図の同番号のものに対応しており、13はコンデンサ10と共に積分回路のゼロ点を与える抵抗、14～19は遅延回路を構成する抵抗およびコンデンサである。

第6図の実施例に示すように、遅延回路14～

19が3個以上のポールを含んでおれば、第7図jに示すように必ず位相が -180° となる周波数 f_0 が存在し、その周波数で共振する。そして、その共振条件を決める遅延回路は、ローパスフィルタ4、5を含んでいないため、負荷の有無によって影響を受けることがなく、常に安定した共振を行うことができる。

第6図の実施例において、遅延回路14～19の中の一つのポールの周波数、および積分回路9、10、13のゼロ点の周波数を、ローパスフィルタ4、5のカットオフ周波数 f_c 付近に設定すると、まず遅延回路14～19で帰還を掛けた状態での比較器2の入力からスイッチング回路3の出力までの周波数特性は第8図kのようになり、ローパスフィルタ4、5の周波数特性は第8図lのようになり、帰還回路11、12を含めた積分器9、10、13の周波数特性は第8図mのようになる。したがって、k、l、mを含めた全体のオープンループの周波数特性は、第8図nのようになり、第5図の特性iと同様に、オープンループの利得

が1となる周波数 f_1 付近での傾斜が $-6\text{dB}/\text{oct}$ となっているため、非常に安定な帰還が得られると共に、低域では十分な帰還量が得られる。

第6図の実施例では、抵抗13によって特性mのゼロ点を作っているが、その代りに、抵抗11に並列にコンデンサを入れることによっても同様の効果が得られる。

ところで、自動式D級増幅器の他の問題点として、出力レベルの変化によって、方形波のデューティサイクルが変化すると共に、周波数が変化してしまうということがあげられる。特に、出力レベルが大きくなるに従って、共振周波数は限りなく低くなり、ピークにおいては、共振周波数がゼロにまで下ってしまう。そのため、出力レベルの大きな所では、共振周波数が信号周波数帯域にまで入り込み、ローパスフィルタ4、5で抑えることができなくなって出力に現れて来たり、また共振条件がくずれて、不安定になったりするという問題があった。

この問題を解決するためには、第4図または第

e 図の実施例において、積分回路 9 の出力振幅を、それに対する発振周波数が、信号周波数帯域の上限または安定な発振が得られる下限周波数等によって決まる周波数以上になるように制限すれば良い。この制限方法は、積分回路の電源電圧によって自然に制限されることを利用しても良いし、他のクランプ手段を設けても良い。

以上のように、本発明によれば、自動式 D 級増幅器において大量の負帰還を安定に掛けることができ、その結果、電源電圧の変動による影響を抑圧し、歪特性および周波数特性を改善すると共に、負荷条件や出力レベルによる発振周波数の変動を抑えることができる。

4. 図面の簡単な説明

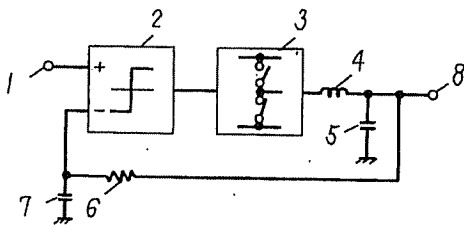
第 1 図は従来例の回路図、第 2 図、第 3 図は第 1 図の動作説明図、第 4 図は本発明の第 1 の実施例の回路図、第 5 図は第 4 図の動作説明図、第 6 図は本発明の第 2 の実施例の回路図、第 7 図、第 8 図は第 6 図の動作説明図である。

2 ……比較器、3 ……スイッチング回路、

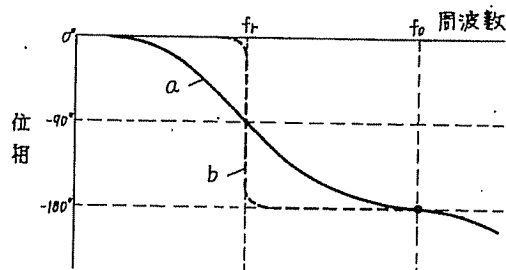
4, 5 ……ローパスフィルタ、6, 7 ……第 1 の帰還回路、9, 10, 13 ……積分回路、11, 12 ……第 2 の帰還回路、14 ~ 19 ……第 1 の帰還回路。

代理人の氏名 弁理士 中 尾 敏 男 ほか 1 名

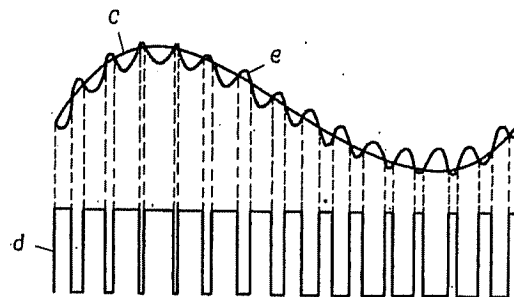
第 1 図



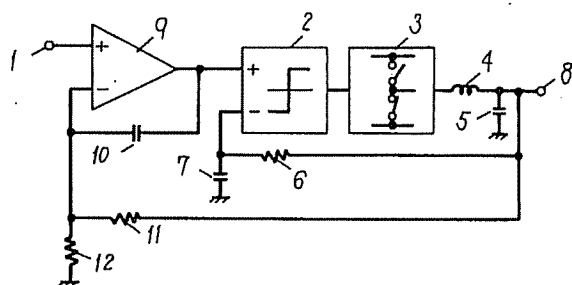
第 2 図



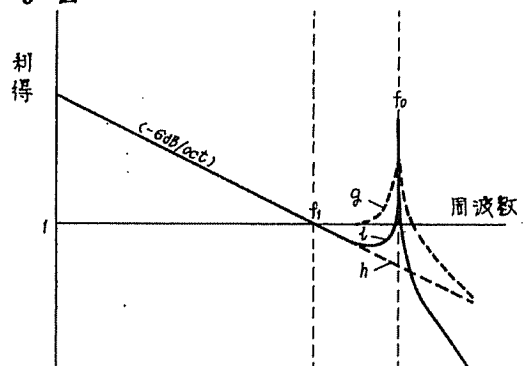
第 3 図



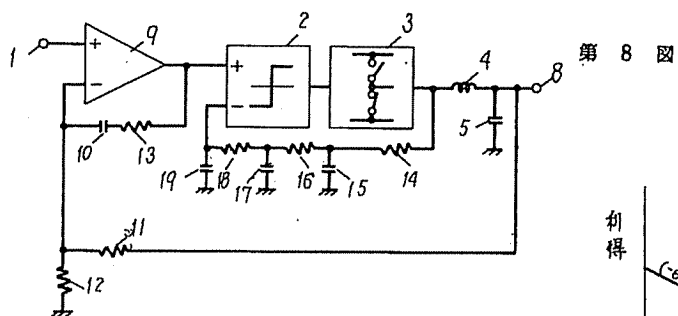
第 4 図



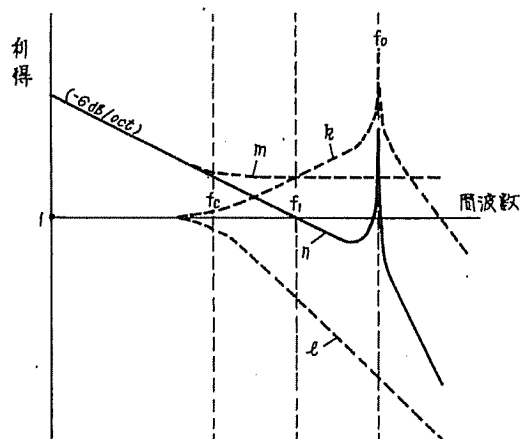
第 5 図



第 6 图



第 8 圖



第 7 圖

